

PAT-NO: JP02000299497A

DOCUMENT-IDENTIFIER: JP 2000299497 A

TITLE: NITRIDE SEMICONDUCTOR ELEMENT

PUBN-DATE: October 24, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
NAGAHAMA, SHINICHI	N/A
NAKAMURA, SHUJI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NICHIA CHEM IND LTD	N/A

APPL-NO: JP11331797

APPL-DATE: November 22, 1999

PRIORITY-DATA: 11030990 (February 9, 1999)

INT-CL (IPC): H01L033/00, H01L021/20 , H01S005/343 , H01L021/205

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent generation of fine cracks on a device structure to be grown on a GaN substrate in order to improve element characteristic such as operation life characteristic, by growing a nitride semiconductor having a thermal expansion coefficient that is smaller than that of GaN on a GaN substrate and then forming a device structure thereon.

SOLUTION: After a buffer layer consisting of GaN is grown on a substrate 11,
a first nitride semiconductor layer 12 consisting of undoped GaN having a thermal expansion coefficient smaller than that of GaN is grown and thereafter
a second nitride semiconductor layer 13 consisting of undoped GaN is grown.
Thereafter, a device structure including undoped n-type contact layer 1, n-type contact layer 2, crack preventing layer 3, n-type clad layer 4, n-type guide layer 5, active layer 6 of multiple quantum well structure, p-type electron confining layer 7, p-type guide layer 8 consisting of undoped GaN, p-type crack layer 9, p-type contact layer 10 and p-type electrode 20 via a second protection film 62 is formed.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-299497

(P2000-299497A)

(43) 公開日 平成12年10月24日 (2000. 10. 24)

(51) Int. Cl. ⁷	識別記号	F I	キーワード (参考)
H 0 1 L 33/00		H 0 1 L 33/00	C
21/20		21/20	
H 0 1 S 5/343		H 0 1 S 5/343	
// H 0 1 L 21/205		H 0 1 L 21/205	

審査請求、未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願平11-331797

(22) 出願日 平成11年11月22日 (1999. 11. 22)

(31) 優先権主張番号 特願平11-30990

(32) 優先日 平成11年2月9日 (1999. 2. 9)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡491番地100

(72) 発明者 長濱 慎一

徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

(72) 発明者 中村 修二

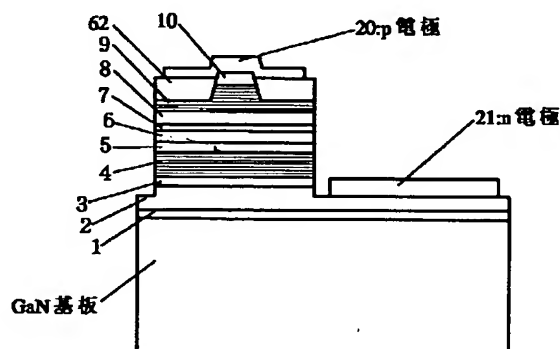
徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

(54) 【発明の名称】 窒化物半導体素子

(57) 【要約】

【課題】 GaN基板上に成長させるデバイス構造に微細なクラックが発生することを防止し、寿命特性などの素子特性を向上させ、信頼性の更なる向上が可能な窒化物半導体素子を提供することである。

【解決手段】 GaN基板上に、GaNより熱膨張係数の小さい窒化物半導体 $[Al_aGa_{1-a}N (0 < a < 1)]$ を成長させ、その上にデバイス構造を形成させる。



【特許請求の範囲】

【請求項1】 GaN基板上に、GaNより熱膨張係数の小さい窒化物半導体を成長させ、その上にデバイス構造を形成させてなる窒化物半導体素子。

【請求項2】 前記熱膨張係数の小さい窒化物半導体が、 $Al_aGa_{1-a}N$ ($0 < a \leq 1$)であることを特徴とする請求項1に記載の窒化物半導体素子。

【請求項3】 前記熱膨張係数の小さい窒化物半導体が、前記GaN基板に接して形成されていることを特徴とする請求項1又は2に記載の窒化物半導体素子。

【請求項4】 前記デバイス構造が、少なくともAlを含有するn型クラッド層、InGaNを含んでなる活性層、及び少なくともAlを含有するp型クラッド層を少なくとも有するダブルヘテロ構造であることを特徴とする請求項1又は2に記載の窒化物半導体素子。

【請求項5】 前記GaN基板が、窒化物半導体のみからなることを特徴とする請求項1又は2に記載の窒化物半導体素子。

【請求項6】 前記窒化物半導体のみからなるGaN基板が、窒化物半導体と異なる材料よりなる異種基板の上に窒化物半導体を成長させた後、窒化物半導体の横方向の成長を利用して転位の低減される方法により、再び窒化物半導体を成長させ、その後異種基板を除去して得られる基板であることを特徴とする請求項5に記載の窒化物半導体素子。

【請求項7】 前記GaN基板が、異種基板上に窒化物半導体を形成してなる異種基板と窒化物半導体とからなることを特徴とする請求項1又は2に記載の窒化物半導体素子。

【請求項8】 前記異種基板と窒化物半導体とからなるGaN基板が、窒化物半導体と異なる材料よりなる異種基板の上に窒化物半導体を成長させた後、窒化物半導体の横方向の成長を利用して転位の低減される方法により、再び窒化物半導体を成長させて得られる基板であることを特徴とする請求項7に記載の窒化物半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、発光ダイオード(LED)、レーザダイオード(LD)あるいは他の電子デバイス、パワーデバイスなどに使用される窒化物半導体($In_xAl_yGa_{1-x-y}N$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$)よりなる窒化物半導体素子に関し、特に、GaN基板上に形成されるデバイス構造に生じる微細なクラックを防止されてなる窒化物半導体素子に関する。

【0002】

【従来の技術】近年、窒化物半導体からなる青色発光ダイオードが実用化され、更に青色レーザダイオードの実用も可能になっている。例えば、本発明者等は、Japanese Journal of Applied Physics, Vol.37(1998)pp.L309-L312に、GaN基板上に、デバイス構造を形成してな

る窒化物半導体レーザ素子を開示している。GaN基板は、サファイア上に一旦成長させたGaN層上に、 SiO_2 よりなる保護膜を部分的に形成し、この上から再度GaNを成長させた後、サファイア基板を除去してなるものである。このようにして得られたGaN基板は、GaNの横方向の成長を利用して転位の進行を成長の初期に止めることで、転位の少ないGaN基板となっている。そして、転位の少ないGaN基板を用いて製造された窒化物半導体レーザ素子は、1万時間以上の連続発振を達成することができるものである。

【0003】

【発明が解決しようとする課題】しかしながら、窒化物半導体レーザ素子の実用化にあたって、レーザ素子の信頼性の更なる向上のために、検討を重ねた結果、GaN基板上に成長されてなるデバイス構造、特にGaN基板上に形成されるn型コンタクト層内に微細なクラックが発生する場合があることが確認された。このような微細なクラックの発生は、しきい値の上昇や寿命特性の低下などレーザ素子へ悪影響を及ぼす可能性がある。更に、GaN基板を用いてなる窒化物半導体素子を得る場合に、上記のような微細なクラックの発生という問題は、素子の信頼性を向上させるために、解決されることが望ましい。そこで、本発明の目的は、GaN基板上に成長させるデバイス構造に微細なクラックが発生することを防止し、寿命特性などの素子特性を向上させ、信頼性の更なる向上が可能な窒化物半導体素子を提供することである。

【0004】

【課題を解決するための手段】即ち、本発明は、下記(1)～(8)の構成により、本発明の目的を達成することができる。

(1) GaN基板上に、GaNより熱膨張係数の小さい窒化物半導体を成長させ、その上にデバイス構造を形成させてなる窒化物半導体素子。

(2) 前記熱膨張係数の小さい窒化物半導体が、 $Al_aGa_{1-a}N$ ($0 < a \leq 1$)であることを特徴とする(1)に記載の窒化物半導体素子。

(3) 前記熱膨張係数の小さい窒化物半導体が、前記GaN基板に接して形成されていることを特徴とする

(1)又は(2)に記載の窒化物半導体素子。

(4) 前記デバイス構造が、少なくともAlを含有するn型クラッド層、InGaNを含んでなる活性層、及び少なくともAlを含有するp型クラッド層を少なくとも有するダブルヘテロ構造であることを特徴とする

(1)又は(2)に記載の窒化物半導体素子。

(5) 前記GaN基板が、窒化物半導体のみからなることを特徴とする(1)又は(2)に記載の窒化物半導体素子。

(6) 前記窒化物半導体のみからなるGaN基板が、窒化物半導体と異なる材料よりなる異種基板の上に窒化

10

20

30

40

50

物半導体を成長させた後、窒化物半導体の横方向の成長を利用して転位の低減される方法により、再び窒化物半導体を成長させ、その後異種基板を除去して得られる基板であることを特徴とする(5)に記載の窒化物半導体素子。

(7) 前記GaN基板が、異種基板上に窒化物半導体を形成してなる異種基板と窒化物半導体とからなることを特徴とする(1)又は(2)に記載の窒化物半導体素子。

(8) 前記異種基板と窒化物半導体とからなるGaN基板が、窒化物半導体と異なる材料よりなる異種基板の上に窒化物半導体を成長させた後、窒化物半導体の横方向の成長を利用して転位の低減される方法により、再び窒化物半導体を成長させて得られる基板であることを特徴とする(7)に記載の窒化物半導体素子。

【0005】つまり、本発明は、GaN基板より熱膨張係数の小さい窒化物半導体を成長させることにより、微細なクラックを良好に防止することができるものである。

【0006】本発明者等は、従来の課題であるGaN基板上にGaNを成長させた場合にGaN内部に微細なクラックが発生する問題について、種々検討した結果、GaN基板と、その上に成長させる窒化物半導体との熱膨張係数の関係が、微細なクラックの発生に関与しているのではないかと考えた。例えば、熱膨張係数として、SiCを ϵ_1 、GaNを ϵ_2 、サファイアを ϵ_3 、とすると、それぞれの熱膨張係数の関係は、 $\epsilon_1 < \epsilon_2 < \epsilon_3$ のように大小の関係がある。そして、SiC基板上にGaNを成長させた場合、熱膨張係数 $\epsilon_1 < \epsilon_2$ となることから、SiC基板上に成長させたGaNには、面内方向に引っ張り歪みがかかり、このような状態ではGaNにクラックが発生しやすくなる。また、サファイア基板にGaNを成長させた場合、熱膨張係数 $\epsilon_2 < \epsilon_3$ となることから、サファイア基板上に成長させたGaNには、面内方向に圧縮歪みがかかり、このような状態ではGaNにクラックが発生しにくくなる。つまり、GaNに発生するクラックは、GaNにかかる歪みが、引っ張り歪みであるか、圧縮歪みであるかによって、発生する傾向が相違してくる。

【0007】しかし、上記のことを踏まえて、GaN基板上にGaNを成長させる場合には、熱膨張係数は等しいので、基板上のGaNには引っ張り歪みも圧縮歪みも発生していないと思われるが、実際にはGaN基板上に成長されたGaNには微細なクラックが発生する傾向がある。このことから、本発明者等は、GaN基板上に成長させる材料の熱膨張係数が、GaNの熱膨張係数と同じ以上の値であると、GaN基板上に成長させるGaNの内部に微細なクラックが発生するのではないかと、そしてGaN基板上のGaNにわずかに圧縮歪みがかかるようにすれば、GaNでの微細なクラックの発生を防止で

きるのではないかと考察した。

【0008】そこで、本発明者等は、上記の如く、GaN基板より熱膨張係数の小さい窒化物半導体を成長させることにより、デバイス構造に微細なクラックが発生するのを防止することを達成した。

【0009】さらに本発明において、GaN基板より熱膨張係数の小さい材料が、 $Al_aGa_{1-a}N$ ($0 < a \leq 1$) からなる窒化物半導体であると、GaN基板の熱膨張係数に対して、 $Al_aGa_{1-a}N$ の熱膨張係数の値が、若干小さくなるため素子構造内の微細なクラックを防止でき好ましい。またさらに、本発明において、熱膨張係数の小さい窒化物半導体が、GaN基板に接して形成されていると、デバイス構造に生じる微細なクラックの発生を良好に防止でき好ましい。またさらに本発明において、デバイス構造が、少なくともAlを含有するn型クラッド層、InGaNを含んでなる活性層、及び少なくともAlを含有するp型クラッド層を少なくとも有するダブルヘテロ構造であると、微細なクラックの発生を防止することによることと相乗的に作用し、素子特性の良好な素子が得られ好ましい。

【0010】またさらに本発明において、GaN基板が、窒化物半導体のみからなると、GaN基板のデバイス構造を形成されてなる面とは反対の面にn電極を形成することができ、チップを小さくすることができる点で好ましい。またGaN基板が窒化物半導体のみからなると、放熱性や劈開により共振面を形成する場合の劈開性が向上する等の点でも好ましい。またさらに本発明において、前記窒化物半導体のみからなるGaN基板が、窒化物半導体と異なる材料よりなる異種基板の上に窒化物半導体を成長させた後、窒化物半導体の横方向の成長を利用して転位の低減される方法により、再び窒化物半導体を成長させ、その後異種基板を除去して得られる基板であると、転位の低減された窒化物半導体を得ることができ、デバイス構造を形成してなる素子の素子特性が向上し好ましい。また、このような窒化物半導体のみからなると、GaN基板のデバイス構造が形成されている面の反対側の面にn電極を設けることもでき、チップを小さくすることができる。また、窒化物半導体のみからなるGaN基板において、デバイス構造を形成する面は異種基板を除去されてなる面とは反対の面に形成すると、素子特性の点で好ましい。

【0011】またさらに本発明において、GaN基板が、異種基板上に窒化物半導体を形成してなる異種基板と窒化物半導体とからなると、ウエハの割れや欠けが防止できハンドリング性の点で好ましい。また、異種基板を除去する工程が不要となるので製造時間の短縮化等の点でも好ましい。またさらに、本発明において、異種基板と窒化物半導体とからなるGaN基板が、窒化物半導体と異なる材料よりなる異種基板の上に窒化物半導体を成長させた後、窒化物半導体の横方向の成長を利用して

転位の低減される方法により、再び窒化物半導体を成長させて得られる基板であると、転位の低減された窒化物半導体上にデバイス構造が形成されるので素子特性の点で好ましく、さらに異種基板を有していることでウエハの割れや欠けが生じ難くなりハンドリング性の点等で好ましい。

【0012】また、GaN基板上にGaNより熱膨張係数の小さい窒化物半導体を成長させる前に、GaN基板の表面をエッチングしてから熱膨張係数の小さい窒化物半導体を形成してもよい。GaN基板の熱膨張係数の小さい窒化物半導体を形成する面は、GaN基板が作製される過程で、表面がでこぼこして平坦でない場合があるので、エッチングして表面を平坦にし、この上に熱膨張係数の小さい窒化物半導体を成長させることが微細なクラックを防止する点で好ましい。

【0013】

【発明の実施の形態】以下に、本発明をさらに詳細に説明する。本発明において、GaN基板上に成長されるGaNより熱膨張係数の小さい窒化物半導体としては、特に限定されず、熱膨張係数がGaNより小さければいずれの窒化物半導体でもよいが、微細なクラックの防止と共に、結晶性を損なわないような組成の窒化物半導体が好ましい。本発明において、GaNより熱膨張係数の小さい窒化物半導体として、具体的に好ましい材料は、 $Al_aGa_{1-a}N$ ($0 < a \leq 1$) が挙げられ、より好ましくは、 a の値が $0 < a < 0.3$ であり、更に好ましくは、 a の値が、 $0 < a < 0.1$ である。このような組成の窒化物半導体であると微細なクラックを防止するのに好ましく、さらにAl組成比が比較的小さいと微細なクラックの発生が良好に防止できると共に、結晶性もよいため好ましい。

【0014】上記GaNより熱膨張係数の小さい窒化物半導体層は、GaN基板上のいずれに形成してもよいが、GaN基板からの影響で生じる微細なクラックを良好に防止するのに、GaN基板に接して形成させることが好ましい。また、GaN基板と熱膨張係数の小さい窒化物半導体層との間に他の層を形成してもよい。また、GaN基板上に熱膨張係数の小さい窒化物半導体層を形成する前に、GaN基板の形成面をエッチングしてもよい。GaN基板の作製の方法などによっては、GaN基板の表面がでこぼこしている場合があるので、一旦表面をエッチングして平坦にしてから熱膨張係数の小さい窒化物半導体層、例えば $Al_aGa_{1-a}N$ 、を形成すると微細なクラックの防止の点で好ましい。

【0015】GaNより熱膨張係数の小さい例えば $Al_aGa_{1-a}N$ からなる窒化物半導体層の膜厚は、特に限定されないが、好ましくは $1\mu m$ 以上であり、より好ましくは $3 \sim 10\mu m$ である。このような膜厚であると微細なクラックの防止の点で好ましい。また、本発明において、例えば $Al_aGa_{1-a}N$ からなる熱膨張係数の小さい

10

20

30

40

50

窒化物半導体層は、GaN基板とデバイス構造とのバッファ層、n電極を形成するn型コンタクト層、また、光を閉じ込めるためのクラッド層等を兼ねることができ、 $Al_aGa_{1-a}N$ を成長させてなる層が、デバイス構造の上記のような層を兼ねる場合は、兼ねている層の機能を考慮して、上記膜厚の範囲内で膜厚を調整する。

【0016】更に、熱膨張係数の小さい窒化物半導体層を成長させる際に、不純物をドーピングさせてもよく、不純物としては特に限定されず、n型でもp型でもよい。不純物のドーピング量は、上記のようにデバイス構造のある層、例えばコンタクト層やクラッド層等、を兼ねる場合、層の機能を良好にする範囲のドーピング量でn型あるいはp型不純物を適宜調節してドーピングする。

【0017】例えば、本発明において、熱膨張係数の小さい窒化物半導体層が、図5に示されるように、n型コンタクト層2の機能を兼ねる場合、n型不純物（好ましくはSi）をドーピングされた窒化物半導体層を成長させる。n型不純物のドーピング量としては、 $1 \times 10^{18} / cm^3 \sim 5 \times 10^{18} / cm^3$ である。このn型コンタクト層2にn電極が形成される。n型コンタクト層2の膜厚としては、好ましくは $1 \sim 10\mu m$ である。この範囲であると、微細なクラックを防止し、n型コンタクト層2としての機能を発揮でき好ましい。

【0018】更に、図5に示されるように、熱膨張係数の小さい窒化物半導体層として、例えばアンドープの $Al_aGa_{1-a}N$ を成長させてなる層（アンドープn型コンタクト層1）が、GaN基板と $Al_aGa_{1-a}N$ からなるn型コンタクト層2との間に、形成されてもよく、このようにアンドープの $Al_aGa_{1-a}N$ からなるn型コンタクト層1を成長させると、微細なクラックの防止及び結晶性の点で好ましい。この場合のアンドープの $Al_aGa_{1-a}N$ のn型コンタクト層1は、バッファ層のような作用を兼ね備えた層として作用している。アンドープn型コンタクト層1が、GaN基板と不純物含有のn型コンタクト層の間に成長されると結晶性が良好となり、寿命特性を向上させるのに好ましい。アンドープn型コンタクト層1の膜厚は、数 μm である。

【0019】本発明において、GaN基板となるGaNの製造方法としては、特に限定されないが、いずれの方法により得られるGaNでもよい。また、本発明において、GaN基板は、窒化物半導体のみからなるGaN基板、異種基板と窒化物半導体とからなるGaN基板が挙げられる。ここで、異種基板と窒化物半導体とからなるGaN基板の場合、下記に示すような SiO_2 等の保護膜を用いて窒化物半導体の横方向の成長を利用し転位の低減される成長方法（ELOG成長）が用いられると、異種基板上の窒化物半導体内に SiO_2 等の保護膜を有することもある。

【0020】まず以下にGaN基板が窒化物半導体のみからなる場合について記載する。窒化物半導体のみから

なるGa_{0.9}N基板として、どのような成長方法により得られたものでもよく、例えば、前記J. J. A. P. に記載されているように、SiO₂を用いてGa_{0.9}Nの横方向の成長を利用してなるGa_{0.9}Nや、特願平10-77245、同10-275826、同10-119377、同10-132831、同11-37827、同11-37826、同10-146431、同11-168079、同11-218122各号の明細書等に提案されているELOG成長などを用いることができる。但し、各号の明細書に記載されている成長方法により得られるGa_{0.9}Nは、ELOG成長後に異種基板を除去されてなるものである。

【0021】上記の各号の明細書等に記載されているELOG成長により得られるGa_{0.9}Nは、転位密度の低減された基板となり、寿命特性など素子特性の向上の点で好ましく、本発明のGa_{0.9}Nより熱膨張係数の小さい窒化物半導体をこの転位の低減されたGa_{0.9}N基板上に成長させデバイス構造を成長させると、より良好な寿命特性が得られ好ましい。例えば特願平11-37827号明細書には、サファイア等の異種基板上に一旦Ga_{0.9}Nを成長させ、このGa_{0.9}Nに凹凸を形成し、更にこの上からGa_{0.9}Nを成長させてなる方法によりGa_{0.9}N基板を作製する方法が提案されており、その方法の具体例としては、実施例にその一実施の形態を示す。ここで、サファイアなどの異種基板上に、SiO₂や凹凸など形成した後に成長されたGa_{0.9}N層は、サファイアなどを除去してGa_{0.9}Nのみとされる。このようにサファイアなどの除去面と、成長面とは、表面の物理的性質が異なり、Ga_{0.9}N単体にやや反りが入る傾向がある。そして、前記本発明の課題で記載した微細なクラックは、このような表面の物理的な相違により発生することも考えられる。しかし、上記したように、Ga_{0.9}N基板上にAl_{0.1}Ga_{0.9}Nを成長させると、微細なクラックの発生を防止でき、結晶性の良好なデバイス構造を形成することができる。

【0022】また、本発明において、窒化物半導体のみからなるGa_{0.9}N基板の膜厚としては、特に限定されないが、好ましくは50～500μmであり、より好ましくは100～300μmである。Ga_{0.9}N基板の膜厚が上記範囲であると、転位の良好な低減と共に機械的強度が保たれ好ましい。

【0023】次に、Ga_{0.9}N基板が異種基板と窒化物半導体とからなる場合に付いて以下に示す。異種基板と窒化物半導体とからなるGa_{0.9}N基板としては、いずれの成長方法により得られたものでもよいが、好ましくは転位の低減される上記に列記した各号明細書に記載されているELOG成長などにより得られる異種基板上に転位の低減された窒化物半導体を形成し、異種基板を除去していないものが挙げられる。異種基板と窒化物半導体とからなるGa_{0.9}N基板が、異種基板上に転位の少なくなる方法で得られた窒化物半導体であると、この上にデバイス構

造を形成して得られるレーザ素子の寿命特性等の素子特性が向上し好ましい。異種基板として、上記列記した明細書に記載されている種々異種基板を用いることができる。例えば、サファイア、スピネルなどを挙げることができる。本発明において、異種基板と窒化物半導体とからなるGa_{0.9}N基板の窒化物半導体の部分の膜厚としては、特に限定されないが、例えば好ましい具体例としては、100μm以下、好ましくは50μm以下、より好ましくは20μm以下である。膜厚の下限値は特に限定されないが、ELOG成長により保護膜や凹凸が覆われて転位の低減できる程度の膜厚であればよく、例えば数μm以上である。膜厚がこの範囲であると、転位の低減の点で好ましいと共に、異種基板と窒化物半導体の熱膨張係数差によるウエハの反りが防止でき、更にこの上にデバイス構造を良好に成長させることができる。

【0024】本発明は、Ga_{0.9}Nの熱膨張係数と同じかそれ以上の値を有する窒化物半導体層を、Ga_{0.9}N基板上、特にGa_{0.9}N基板に接して、成長させる場合に内部に微細なクラックが発生すると言った問題点を解決することができるものである。そして、微細なクラックに着目するにあたっては、長時間の連続発振が可能なレーザ素子を得ることができるようになったことで、さらなる実用性の可能性を高めることが望まれるようになってきているからである。

【0025】また、ここで、本発明の課題である微細なクラックの発生の原因は上記熱膨張係数の差が関係すると思われるが、この考察は定かではなく、上記厚膜のGa_{0.9}N基板上に、薄膜のGa_{0.9}Nを成長させると何らかの原因で、微細なクラックが発生するのではないかという考察もできる。このことから、微細なクラックの発生という問題は、Ga_{0.9}N単体を基板としたときに生じる問題とも考えられる。

【0026】また、本発明において、デバイス構造の前記n型コンタクト層以外のその他の活性層等の層としては、特に限定されず、種々の層構造を用いることができる。本発明は、Ga_{0.9}N基板上にGa_{0.9}Nより熱膨張係数の小さい、例えば好ましくはAlGa_{0.9}Nを成長させることにより、Ga_{0.9}N基板上に種々のデバイス構造を成長させても微細なクラックの発生が生じないことから、寿命特性などが向上する傾向がある。本発明のデバイス構造としては、少なくともAlを含有するn型クラッド層、InGa_{0.9}Nを含んでなる活性層、及び少なくともAlを含有するp型クラッド層を少なくとも有するダブルヘテロ構造であることが、素子特性の点で好ましい。デバイス構造の具体的な実施の形態としては、従来公知のダブルヘテロ構造の素子構造を用いることができ、例えば後述の実施例に記載されているデバイス構造が挙げられる。また、電極等も特に限定されず種々のものを用いることができる。

【0027】本発明において、窒化物半導体の成長は、

MOVPE (有機金属気相成長法) MOCVD (有機金属化学気相成長法)、HVPE (ハライド気相成長法)、MBE (分子線気相成長法) 等、窒化物半導体を成長させるのに知られている全ての方法を適用できる。

【0028】

【実施例】以下に本発明の一実施の形態である実施例を示す。しかし本発明はこれに限定されない。

【0029】[実施例1] 実施例1として、図5に示される本発明の一実施の形態である窒化物半導体レーザ素子を製造する。

【0030】(GaN基板の製造方法) 図1~図4に示されている各工程に沿ってGaN基板を製造する。2インチφ、C面を主面とし、オリフラ面をA面とするサファイア基板11を反応容器内にセットし、温度を510℃にして、キャリアガスに水素、原料ガスにアンモニアとTMG (トリメチルガリウム) とを用い、サファイア基板11上にGaNよりなるバッファ層 (図示されていない) を約200オングストロームの膜厚で成長させる。

【0031】バッファ層を成長後、TMGのみ止めて、温度を1050℃まで上昇させる。1050℃になったら、原料ガスにTMG、アンモニアを用い、アンドープのGaNよりなる第1の窒化物半導体層12を2μmの膜厚で成長させる (図1)。

【0032】第1の窒化物半導体層12を成長後、ストライプ状のフォトリソを形成し、スパッタ装置によりストライプ幅 (凸部の上部になる部) 5μm、ストライプ間隔 (凹部底部となる部分) 15μmにパターンニングされたSiO₂膜を形成し、続いて、RIE装置によりSiO₂膜の形成されていない部分の第1の窒化物半導体層12を第1の窒化物半導体12が残る程度に途中までエッチングして凹凸を形成することにより、凹部側面に第1の窒化物半導体12を露出させる (図2)。図2のように凹凸を形成した後、凸部上部のSiO₂を除去する。なお、ストライプ方向は、オリフラ面に対して垂直な方向で形成する。

【0033】次に、反応容器内にセットし、温度を1050℃で、原料ガスにTMG、アンモニアを用い、アンドープのGaNよりなる第2の窒化物半導体層13を約320μmの膜厚で成長させる (図3及び図4)。

【0034】第2の窒化物半導体層13を成長後、ウェーハを反応容器から取り出し、アンドープのGaNよりなるGaN基板を得る。この得られたGaN基板からサファイア基板を除去し、除去した面とは反対の成長面上に、図5に示されるように、下記のデバイス構造を成長させる。GaNからなる基板の膜厚は約300μmである。

【0035】(アンドープn型コンタクト層1: 本発明のAl_{0.05}Ga_{0.95}N) GaN基板上に、1050℃で原料ガスにTMA (トリメチルアルミニウム)、TMG、ア

ンモニアガスを用いアンドープのAl_{0.05}Ga_{0.95}Nよりなるアンドープn型コンタクト層1を1μmの膜厚で成長させる。

(n型コンタクト層2: 本発明のAl_{0.05}Ga_{0.95}N) 次に、同様の温度で、原料ガスにTMA、TMG及びアンモニアガスを用い、不純物ガスにシランガス (SiH₄) を用い、Siを3×10¹⁸/cm³ドープしたAl_{0.05}Ga_{0.95}Nよりなるn型コンタクト層2を3μmの膜厚で成長させる。

10 【0036】ここで、上記の成長されたn型コンタクト層2 (n型コンタクト層1を含む) には、微細なクラックが発生しておらず、微細なクラックの発生が良好に防止されている。また、GaN基板に微細なクラックが生じていても、n型コンタクト層2を成長させることで微細なクラックの伝播を防止でき結晶性の良好な素子構造を成長させることができる。結晶性の改善は、n型コンタクト層2のみの場合より、上記のようにアンドープn型コンタクト層1を成長させることにより、より良好となる。

20 【0037】(クラック防止層3) 次に、温度を800℃にして、原料ガスにTMG、TMI (トリメチルインジウム) 及びアンモニアを用い、不純物ガスにシランガスを用い、Siを5×10¹⁸/cm³ドープしたIn_{0.08}Ga_{0.92}Nよりなるクラック防止層3を0.15μmの膜厚で成長させる。

【0038】(n型クラッド層4) 次に、温度を1050℃にして、原料ガスにTMA、TMG及びアンモニアを用い、アンドープのAl_{0.14}Ga_{0.86}NよりなるA層を25オングストロームの膜厚で成長させ、続いて、TMAを止め、不純物ガスとしてシランガスを用い、Siを5×10¹⁸/cm³ドープしたGaNよりなるB層を25オングストロームの膜厚で成長させる。そして、この操作をそれぞれ160回繰り返してA層とB層とを積層し、総膜厚8000オングストロームの多層膜 (超格子構造) よりなるn型クラッド層4を成長させる。

【0039】(n型ガイド層5) 次に、同様の温度で、原料ガスにTMG及びアンモニアを用い、アンドープのGaNよりなるn型ガイド層を0.075μmの膜厚で成長させる。

40 【0040】(活性層6) 次に、温度を800℃にして、原料ガスにTMI、TMG及びアンモニアを用い、不純物ガスとしてシランガスを用い、Siを5×10¹⁸/cm³ドープしたIn_{0.01}Ga_{0.99}Nよりなる障壁層を100オングストロームの膜厚で成長させる。続いて、シランガスを止め、アンドープのIn_{0.11}Ga_{0.89}Nよりなる井戸層を50オングストロームの膜厚で成長させる。この操作を3回繰り返して、最後に障壁層を積層した総膜厚550オングストロームの多重量子井戸構造 (MQW) の活性層6を成長させる。

50 【0041】(p型電子閉じ込め層7) 次に、同様の温

度で、原料ガスにTMA、TMG及びアンモニアを用い、不純物ガスとして Cp_2Mg （シクロペンタジエニルマグネシウム）を用い、 Mg を $1 \times 10^{19}/\text{cm}^3$ ドープした $\text{Al}_{0.4}\text{Ga}_{0.6}\text{N}$ よりなるp型電子閉じ込め層7を100オングストロームの膜厚で成長させる。

【0042】（p型ガイド層8）次に、温度を1050℃にして、原料ガスにTMG及びアンモニアを用い、アンドープの GaN よりなるp型ガイド層8を0.075 μm の膜厚で成長させる。このp型ガイド層8は、アンドープとして成長させるが、p型電子閉じ込め層7からの Mg の拡散により、 Mg 濃度が $5 \times 10^{16}/\text{cm}^3$ となりp型を示す。

【0043】（p型クラッド層9）次に、同様の温度で、原料ガスにTMA、TMG及びアンモニアを用い、アンドープの $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ よりなるA層を25オングストロームの膜厚で成長させ、続いて、TMAを止め、不純物ガスとして Cp_2Mg を用い、 Mg を $5 \times 10^{18}/\text{cm}^3$ ドープした GaN よりなるB層を25オングストロームの膜厚で成長させる。そして、この操作をそれぞれ100回繰り返してA層とB層とを積層し、総膜厚5000オングストロームの多層膜（超格子構造）よりなるp型クラッド層9を成長させる。

【0044】（p型コンタクト層10）次に、同様の温度で、原料ガスにTMG及びアンモニアを用い、不純物ガスとして Cp_2Mg を用い、 Mg を $1 \times 10^{20}/\text{cm}^3$ ドープした GaN よりなるp型コンタクト層10を150オングストロームの膜厚で成長させる。

【0045】反応終了後、反応容器内において、ウエハを窒素雰囲気中、700℃でアニーリングを行い、p型層を更に低抵抗化する。アニーリング後、ウエハを反応容器から取り出し、最上層のp側コンタクト層の表面に SiO_2 よりなる保護膜を形成して、RIE（反応性イオンエッチング）を用い SiCl_4 ガスによりエッチングし、図5に示すように、n電極を形成すべきn側コンタクト層2の表面を露出させる。次に図6（a）に示すように、最上層のp側コンタクト層10のほぼ全面に、PVD装置により、 Si 酸化物（主として、 SiO_2 ）よりなる第1の保護膜61を0.5 μm の膜厚で形成した後、第1の保護膜61の上に所定の形状のマスクをかけ、フォトリソよりなる第3の保護膜63を、ストライプ幅1.8 μm 、厚さ1 μm で形成する。次に、図6（b）に示すように第3の保護膜63形成後、RIE（反応性イオンエッチング）装置により、 CF_4 ガスを用い、第3の保護膜63をマスクとして、前記第1の保護膜をエッチングして、ストライプ状とする。その後エッチング液で処理してフォトリソのみを除去することにより、図6（c）に示すようにp側コンタクト層10の上にストライプ幅1.8 μm の第1の保護膜61が形成できる。

【0046】さらに、図6（d）に示すように、ストラ

イプ状の第1の保護膜61形成後、再度RIEにより SiCl_4 ガスを用いて、p側コンタクト層10、およびp側クラッド層9をエッチングして、ストライプ幅1.8 μm のリッジ形状のストライプを形成する。リッジストライプ形成後、ウェーハをPVD装置に移送し、図6（e）に示すように、 Zr 酸化物（主として ZrO_2 ）よりなる第2の保護膜62を、第1の保護膜61の上と、エッチングにより露出されたp側クラッド層9の上と、0.5 μm の膜厚で連続して形成する。このように Zr 酸化物を形成すると、p-n面の絶縁をとるためと、横モードの安定を図ることができ好ましい。次に、ウェーハをフッ酸に浸漬し、図6（f）に示すように、第1の保護膜61をリフトオフ法により除去する。

【0047】次に図6（g）に示すように、p側コンタクト層10の上の第1の保護膜61が除去されて露出したそのp側コンタクト層の表面に Ni/Au よりなるp電極20を形成する。但しp電極20は100 μm のストライプ幅として、この図に示すように、第2の保護膜62の上に渡って形成する。第2の保護膜62形成後、図5に示されるように露出させたn側コンタクト層2の表面には Ti/Al よりなるn電極21をストライプと平行な方向で形成する。

【0048】以上のようにして、n電極とp電極とを形成したウエハの GaN 基板を研磨してほぼ100 μm とした後、ストライプ状の電極に垂直な方向で、基板側からバー状に劈開し、劈開面（11-00面、六角柱状の結晶の側面に相当する面＝M面）に共振器を作製する。共振器面に SiO_2 と TiO_2 よりなる誘電体多層膜を形成し、最後にp電極に平行な方向で、バーを切断して図5に示すようなレーザ素子とする。なお共振器長は300～500 μm とすることが望ましい。得られたレーザ素子をヒートシンクに設置し、それぞれの電極をワイヤーボンディングして、室温でレーザ発振を試みた。その結果、室温においてしきい値2.5 kA/cm^2 、しきい値電圧5Vで、発振波長400 nmの連続発振が確認され、室温で1万時間以上の寿命を示す。

【0049】【実施例2】実施例1において、アンドープn型コンタクト層1を成長させずにn型コンタクト層2を成長させる他は同様にしてレーザ素子を製造する。得られた素子は、実施例1に比べやや結晶性が劣る傾向が見られるものの、実施例1とほぼ同様に微細なクラックの発生が防止され、素子特性も良好である。

【0050】【実施例3】実施例1において、アンドープn型コンタクト層1及び Si ドープのn型コンタクト層2の Al 組成の比を0.05から0.2に変更する他は同様にしてレーザ素子を成長させた。得られた素子は、実施例1とほぼ同様に良好な結果が得られた。

【0051】【実施例4】実施例1において、アンドープn型コンタクト層1及び Si ドープのn型コンタクト層2の Al 組成の比を0.05から0.5に変更する他

は同様にしてレーザ素子を成長させた。得られた素子は、実施例1に比べAl組成の比が大きくなったため結晶性がやや劣る傾向が見られるものの、実施例1と同様に微細なクラックを防止でき、素子特性も良好である。

【0052】[実施例5] 実施例1において、アンドープのn型コンタクト層1をAlNとし、Siドープのn型コンタクト層2をAlNとする他は同様にしてレーザ素子を作製する。得られたレーザ素子は、実施例1よりn型コンタクト層1及びn型コンタクト層2のAl組成比が大きいのやや結晶性が劣るが、実施例1と同等に微細なクラックを防止でき、実施例1とほぼ同等に良好な寿命特性を得ることができる。

【0053】[実施例6] 実施例1において、第2の窒化物半導体層13の膜厚を15 μ mとし、さらにサファイア基板を除去しない、異種基板と窒化物半導体からなるGaN基板とする他は同様にしてレーザ素子を作製する。得られたレーザ素子は、実施例1に比べて反りがやや大きい傾向が見られるが、微細なクラックは実施例1と同等に防止される。また、実施例6のレーザ素子は、絶縁性のサファイア基板を有しているので、実施例1に比べてやや放熱性の点で劣るものの、実施例1とほぼ同等の寿命特性を有する。

【0054】

【発明の効果】本発明は、GaN基板上に成長させるデバイス構造に微細なクラックが発生することを防止し、寿命特性などの素子特性を向上させ、信頼性のさらなる向上が可能な窒化物半導体素子を提供することができ

る。

【図面の簡単な説明】

【図1】本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図である。

【図2】本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図である。

【図3】本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図である。

【図4】本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図である。

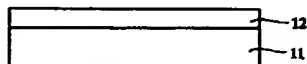
【図5】図5は、本発明の一実施の形態である窒化物半導体レーザ素子を示す模式的断面図である。

【図6】図6は、リッジ形状のストライプを形成する一実施の形態である方法の各工程におけるウェーハの部分的な構造を示す模式的断面図である。

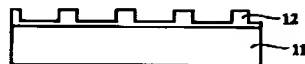
【符号の説明】

- 1・・・アンドープコンタクト層
- 2・・・n型コンタクト層
- 3・・・クラック防止層
- 4・・・n型クラッド層
- 5・・・n型ガイド層
- 6・・・活性層
- 7・・・p型電子閉じ込め層
- 8・・・p型ガイド層
- 9・・・p型クラッド層
- 10・・・p型コンタクト層

【図1】



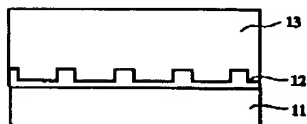
【図2】



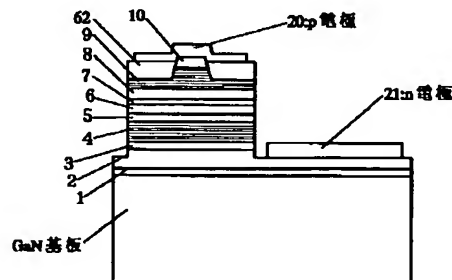
【図3】



【図4】



【図5】



【図6】

